

JC978 U.S. PTO  
09/929047  
08/15/01

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Patent Application of:

Makoto SUWADA, et al.

Application No.:

Group Art Unit:

Filed: August 14, 2001

Examiner:

For: METHOD OF AND SYSTEM FOR HIGH-FREQUENCY- CORRESPONDING  
SIMULATION, AND COMPUTER PRODUCT

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN  
APPLICATION IN ACCORDANCE  
WITH THE REQUIREMENTS OF 37 C.F.R. §1.55**

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir:

In accordance with the provisions of 37 C.F.R. §1.55, the applicant(s) submit(s) herewith  
a certified copy of the following foreign application:

Japanese Patent Application No. 2000-273268

Filed: September 8, 2000

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing  
date(s) as evidenced by the certified papers attached hereto, in accordance with the  
requirements of 35 U.S.C. §119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: August 14, 2001

By: 

James D. Halsey, Jr.  
Registration No. 22,729

700 11th Street, N.W., Ste. 500  
Washington, D.C. 20001  
(202) 434-1500

日 本 国 特 許 庁  
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 9月 8日

出 願 番 号

Application Number:

特願2000-273268

出 願 人

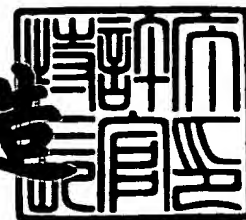
Applicant(s):

富士通株式会社

2001年 6月 7日

特許庁長官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3053610

【書類名】 特許願

【整理番号】 0051473

【提出日】 平成12年 9月 8日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 17/50

【発明の名称】 高周波対応シミュレーション装置、高周波対応シミュレーション方法および高周波対応シミュレーションプログラムを記録したコンピュータ読み取り可能な記録媒体

【請求項の数】 5

【発明者】

    【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

    【氏名】 須和田 誠

【発明者】

    【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

    【氏名】 小泉 健夫

【発明者】

    【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

    【氏名】 登坂 正喜

【発明者】

    【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

    【氏名】 徳田 和彦

【発明者】

    【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

    【氏名】 米田 二郎

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100089118

【弁理士】

【氏名又は名称】 酒井 宏明

【手数料の表示】

【予納台帳番号】 036711

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9717671

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 高周波対応シミュレーション装置、高周波対応シミュレーション方法および高周波対応シミュレーションプログラムを記録したコンピュータ読み取り可能な記録媒体

【特許請求の範囲】

【請求項 1】 回路の設計情報に基づいて、配線パターンに対応する複数のエレメントを設定するエレメント設定手段と、

前記複数のエレメントに関するそれぞれの直流抵抗値と表皮抵抗値との和である抵抗値の総和を総抵抗値として算出する抵抗値算出手段と、

前記総抵抗値が第 1 のしきい値未満であるか否かを判断する第 1 の判断手段と、

前記第 1 の判断手段の判断結果に基づいて、前記総抵抗値が前記第 1 のしきい値以上である場合、それぞれのエレメントに対応する抵抗値に対して、高周波エレメントディレイをキーとしてソートをかけるソート手段と、

前記高周波エレメントディレイが小さい順に前記抵抗値を積算し、積算する毎に積算結果が第 2 のしきい値の直前に達しているか否かを判断する第 2 の判断手段と、

前記第 2 の判断手段に基づいて、前記積算結果が前記第 2 のしきい値の直前に達している場合、積算された抵抗値に対応するエレメントを R L C モデルとするとともに、該エレメント以外のものを高周波エレメントモデルとして解析を実行する解析手段と、

を備えたことを特徴とする高周波対応シミュレーション装置。

【請求項 2】 前記解析手段は、前記総抵抗値が前記第 1 のしきい値未満である場合、すべてのエレメントを R L C モデルとして解析を実行することを特徴とする請求項 1 に記載の高周波対応シミュレーション装置。

【請求項 3】 前記解析手段は、R L C モデルにおける直流抵抗値に、表皮抵抗値を上乗せすることを特徴とする請求項 1 または 2 に記載の高周波対応シミュレーション装置。

【請求項 4】 回路の設計情報に基づいて、配線パターンに対応する複数の

エレメントを設定するエレメント設定工程と、

前記複数のエレメントに関するそれぞれの直流抵抗値と表皮抵抗値との和である抵抗値の総和を総抵抗値として算出する抵抗値算出工程と、

前記総抵抗値が第 1 のしきい値未満であるか否かを判断する第 1 の判断工程と、

前記第 1 の判断工程の判断結果に基づいて、前記総抵抗値が前記第 1 のしきい値以上である場合、それぞれのエレメントに対応する抵抗値に対して、高周波エレメントディレイをキーとしてソートをかけるソート工程と、

前記高周波エレメントディレイが小さい順に前記抵抗値を積算し、積算する毎に積算結果が第 2 のしきい値の直前に達しているか否かを判断する第 2 の判断工程と、

前記第 2 の判断工程の判断結果に基づいて、前記積算結果が前記第 2 のしきい値の直前に達している場合、積算された抵抗値に対応するエレメントを R L C モデルとするとともに、該エレメント以外のものを高周波エレメントモデルとして解析を実行する解析工程と、

を含むことを特徴とする高周波対応シミュレーション方法。

【請求項 5】 回路の設計情報に基づいて、配線パターンに対応する複数のエレメントを設定させるエレメント設定工程と、

前記複数のエレメントに関するそれぞれの直流抵抗値と表皮抵抗値との和である抵抗値の総和を総抵抗値として算出させる抵抗値算出工程と、

前記総抵抗値が第 1 のしきい値未満であるか否かを判断させる第 1 の判断工程と、

前記第 1 の判断工程の判断結果に基づいて、前記総抵抗値が前記第 1 のしきい値以上である場合、それぞれのエレメントに対応する抵抗値に対して、高周波エレメントディレイをキーとしてソートをかけさせるソート工程と、

前記高周波エレメントディレイが小さい順に前記抵抗値を積算し、積算する毎に積算結果が第 2 のしきい値の直前に達しているか否かを判断させる第 2 の判断工程と、

前記第 2 の判断工程の判断結果に基づいて、前記積算結果が前記第 2 のしきい

値の直前に達している場合、積算された抵抗値に対応するエレメントをRLCモデルとさせるとともに、該エレメント以外のものを高周波エレメントモデルとして解析を実行させる解析工程と、

をコンピュータに実行させるための高周波対応シミュレーションプログラムを記録したコンピュータ読み取り可能な記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、高周波の解析に用いられる高周波対応シミュレーション装置、高周波対応シミュレーション方法および高周波対応シミュレーションプログラムを記録したコンピュータ読み取り可能な記録媒体に関するものであり、特に、解析時間の短縮化を図ることができる高周波対応シミュレーション装置、高周波対応シミュレーション方法および高い周波対応シミュレーションプログラムを記録したコンピュータ読み取り可能な記録媒体に関するものである。

【0002】

近時では、ネットワーク機器やパーソナルコンピュータに代表される情報機器の高周波数化の発展が目覚ましく、メガヘルツ領域から新たにギガヘルツ領域に到達しつつある。これに伴って、プリント基板の配線パターンを伝送する高周波信号においても、様々なノイズの影響を考慮した信号解析が求められている。

【0003】

【従来の技術】

集積回路などの回路設計者は、回路の設計にあたって回路動作が目的の仕様に適合するように、回路を構成する回路素子の選択や、回路素子の特性を左右するパラメータの値を選択している。

【0004】

コンピュータ技術が発達した現在では、通常、回路設計に回路シミュレータを使用する。この回路シミュレータは、実際の回路を作成しなくても回路動作をコンピュータ上で模擬し、回路動作を設計者に示すものであり、1972年にカリフォルニア大学バークレー校で開発されたSPICE2というソフトウェアによ

り動作するものが一般に知られている。

【0005】

例えば、上述した回路シミュレータを用いた解析では、解析対象である回路を構成する各回路素子間の接続データおよびデバイスパラメータに基づいて、シミュレーションを実行し、各回路素子の所定の動作状態におけるノイズ量をそれぞれ予測し、その予測したノイズ量を表示出力または印刷出力する。

【0006】

【発明が解決しようとする課題】

ところで、前述したように、従来の回路シミュレータは、100MHz程度までの波形解析に威力を発揮し、様々な設計者に絶大な支持を受けていた。ここで、近時、情報機器の高周波数化の発展が目覚ましく、メガヘルツ領域から新たにギガヘルツ領域に到達しつつあるため、プリント基板の配線パターンを伝送する高周波信号に対して様々なノイズの影響を考慮した波形解析が求められている。

【0007】

高周波領域（ほぼ300MHz以上）での伝送波形に影響を及ぼす代表的なものとして表皮効果がある。これは、プリント基板の表面に電流が集中する現象であり、結果的に抵抗成分が大きくなって波形歪みを生じさせる。すなわち、図15に示したグラフGにおいて、波形 $L_1$ は、表皮効果を考慮せずに回路シミュレータで解析した結果である。波形 $L_2$ は、表皮効果を考慮して回路シミュレータで解析した結果である。このグラフGから明らかなように、表皮効果を考慮しない場合と表皮効果を考慮した場合とでは、解析結果である波形の立ち上がりに大きな差がでる。

【0008】

しかしながら、従来の回路シミュレータにおいては、表皮効果を考慮して解析を行う場合、高周波エレメントと呼ばれる有損失伝送線路エレメントを用いて解析が行われる。ここで、実配線パターンをモデル化する場合、配線パターンの仕様が変化する部分（曲がり部分）は、予想外に配線長が短い微小高周波エレメントにモデル化される。ここで問題となるのは、上記微小高周波エレメントの数が多くなる程、波形解析時間が長時間化することである。



## 【0009】

従って、従来の回路シミュレータでは、表皮効果を考慮した場合、すなわち、高周波に対応させて解析を行った場合、上記微小高周波エレメントの影響により、波形解析時間が約3000時間もかかり、実用的ではない。

## 【0010】

本発明は、上記に鑑みてなされたもので、高周波対応の解析時間を短縮することができる高周波対応シミュレーション装置、高周波対応シミュレーション方法および高周波対応シミュレーションプログラムを記録したコンピュータ読み取り可能な記録媒体を提供することを目的とする。

## 【0011】

## 【課題を解決するための手段】

上記目的を達成するために、本発明は、回路の設計情報に基づいて、配線パターンに対応する複数のエレメントを設定するエレメント設定手段と、前記複数のエレメントに関するそれぞれの直流抵抗値と表皮抵抗値との和である抵抗値の総和を総抵抗値として算出する抵抗値算出手段と、前記総抵抗値が第1のしきい値未満であるか否かを判断する第1の判断手段と、前記第1の判断手段の判断結果に基づいて、前記総抵抗値が前記第1のしきい値以上である場合、それぞれのエレメントに対応する抵抗値に対して、高周波エレメントディレイをキーとしてソートをかけるソート手段と、前記高周波エレメントディレイが小さい順に前記抵抗値を積算し、積算する毎に積算結果が第2のしきい値の直前に達しているか否かを判断する第2の判断手段と、前記第2の判断手段に基づいて、前記積算結果が前記第2のしきい値の直前に達している場合、積算された抵抗値に対応するエレメントをRLCモデルとするとともに、該エレメント以外のものを高周波エレメントモデルとして解析を実行する解析手段とを備えたことを特徴とする。

## 【0012】

また、本発明は、回路の設計情報に基づいて、配線パターンに対応する複数のエレメントを設定するエレメント設定工程と、前記複数のエレメントに関するそれぞれの直流抵抗値と表皮抵抗値との和である抵抗値の総和を総抵抗値として算出する抵抗値算出工程と、前記総抵抗値が第1のしきい値未満であるか否かを判

断する第 1 の判断工程と、前記第 1 の判断工程の判断結果に基づいて、前記総抵抗値が前記第 1 のしきい値以上である場合、それぞれのエレメントに対応する抵抗値に対して、高周波エレメントディレイをキーとしてソートをかけるソート工程と、前記高周波エレメントディレイが小さい順に前記抵抗値を積算し、積算する毎に積算結果が第 2 のしきい値の直前に達しているか否かを判断する第 2 の判断工程と、前記第 2 の判断工程の判断結果に基づいて、前記積算結果が前記第 2 のしきい値の直前に達している場合、積算された抵抗値に対応するエレメントを RLC モデルとするとともに、該エレメント以外のものを高周波エレメントモデルとして解析を実行する解析工程とを含むことを特徴とする。

## 【 0 0 1 3 】

また、本発明は、回路の設計情報に基づいて、配線パターンに対応する複数のエレメントを設定させるエレメント設定工程と、前記複数のエレメントに関するそれぞれの直流抵抗値と表皮抵抗値との和である抵抗値の総和を総抵抗値として算出させる抵抗値算出工程と、前記総抵抗値が第 1 のしきい値未満であるか否かを判断させる第 1 の判断工程と、前記第 1 の判断工程の判断結果に基づいて、前記総抵抗値が前記第 1 のしきい値以上である場合、それぞれのエレメントに対応する抵抗値に対して、高周波エレメントディレイをキーとしてソートをかけさせるソート工程と、前記高周波エレメントディレイが小さい順に前記抵抗値を積算し、積算する毎に積算結果が第 2 のしきい値の直前に達しているか否かを判断させる第 2 の判断工程と、前記第 2 の判断工程の判断結果に基づいて、前記積算結果が前記第 2 のしきい値の直前に達している場合、積算された抵抗値に対応するエレメントを RLC モデルとさせるとともに、該エレメント以外のものを高周波エレメントモデルとして解析を実行させる解析工程とをコンピュータに実行させるための高周波対応シミュレーションプログラムを記録したコンピュータ読み取り可能な記録媒体である。

## 【 0 0 1 4 】

かかる発明によれば、複数のエレメントに対応する総抵抗値が第 1 のしきい値以上である場合、解析時間の長時間化の要因となる高周波エレメントディレイが小さいものを RLC モデルとし、これ以外のものを高周波エレメントモデルとし

た混在モデルに基づいて、解析を行うようにしたので、高周波対応の解析時間を短縮することができる。

【 0 0 1 5 】

【発明の実施の形態】

以下、図面を参照して本発明にかかる高周波対応シミュレーション装置、高周波対応シミュレーション方法および高周波対応シミュレーションプログラムを記録したコンピュータ読み取り可能な記録媒体の一実施の形態について詳細に説明する。

【 0 0 1 6 】

図 1 は、本発明にかかる一実施の形態の構成を示すブロック図である。この図には、例えば、高周波の回路設計に適用される高周波対応シミュレーション装置の構成が図示されている。この図において、入力部 1 は、設計すべき回路の配線データ、パラメータ、各種コマンド等を入力するためのものである。制御部 2 は、装置各部を制御するものであり、この制御部 2 の動作の詳細については後述する。

【 0 0 1 7 】

記憶部 3 は、配線データ、パラメータ等を記憶する。配線モデル作成部 4 は、上記配線データに基づいて、信号解析用の配線モデルを作成する。高周波エレメントモデル解析部 5 は、後述する高周波エレメントモデルを解析する。R L C モデル解析部 6 は、後述する R L C モデルを解析する。表示部 7 は、解析結果等を表示するディスプレイである。

【 0 0 1 8 】

図 2 は、高周波対応シミュレーション装置の解析対象である配線パターン 1 0 のモデル化の一例を示す図である。この図には、二系統の配線パターン 1 2 および配線パターン 1 5 が並列的に図示されている。配線パターン 1 2 の両端には、ドライバ 1 1 D およびレシーバ 1 1 R が設けられている。ドライバ 1 1 D は、配線パターン 1 2 を介して信号を送信する。レシーバ 1 1 R は、上記信号を受信する。

【 0 0 1 9 】

一方、配線パターン 1 5 の両端には、ドライバ 1 4 D およびレシーバ 1 4 R が設けられている。ドライバ 1 4 D は、配線パターン 1 5 を介して信号を送信する。レシーバ 1 4 R は、上記信号を受信する。また、配線パターン 1 0 においては、区間 K 1 および区間 K 2 がコネクタ 1 3 を介して存在している。

## 【 0 0 2 0 】

配線パターン 1 0 をモデル化する場合には、同図に示したように配線パターンの仕様が変化する部分や配線パターン間の相互干渉に着目して、分割された配線パターン毎にモデル化される。すなわち、同図では、配線パターン間の相互インダクタンス、相互キャパシタンスを考慮しない単体配線モデル  $W_0$ 、 $W_4$ 、 $\dots$ 、 $W_m$ 、 $\dots$ 、 $W_{70}$  および  $W_1$ 、 $W_5$ 、 $\dots$ 、 $W_n$ 、 $\dots$ 、 $W_{71}$  と、配線パターン間の相互インダクタンス、相互キャパシタンスを考慮した平行配線モデル  $W_2$  および  $W_4$  が生成される。ここで、単体配線モデルおよび平行配線モデルには、後述する RLC (R: 抵抗、L: インダクタンス、C: キャパシタンス) に対応するモデルと、高周波エレメントに対応するモデルとがある。

## 【 0 0 2 1 】

具体的には、つぎの 4 つのモデルがある。

- (1) RLC 単体配線モデル (図 3 (a) 参照)
- (2) RLC 平行配線モデル (図 4 (a) 参照)
- (3) 高周波エレメント単体配線モデル (図 5 (a) 参照)
- (4) 高周波エレメント平行配線モデル (図 6 (a) 参照)

## 【 0 0 2 2 】

図 3 (a) に示した RLC 単体配線モデル 2 0 は、単体の配線パターン 2 1 に対応するモデルであり、抵抗  $R_1$ 、インダクタンス  $L_1$  およびキャパシタンス  $C_1$  からなる等価回路で表される。図 3 (b) は、配線パターン 2 1 に沿って RLC 単体配線モデル  $20_1$ 、 $20_2$ 、 $20_3$  が連続的に存在する場合のイメージを表す図である。高周波対応シミュレーション装置においては、配線パターン 2 1 の各線分の両端に Node No: 1、2、3、6、7 が付与されている。

## 【 0 0 2 3 】

また、高周波対応シミュレーション装置では、図 3 (c) に示した RLC 単体

配線モデルフォーマット 2 2 で上記 R L C 単体配線モデルを表現する。X a a a a は、コール文である。[N o d e 1] は、配線パターン 2 1 の線分の一方向の N o d e N o に対応している。[N o d e 2] は、配線パターン 2 1 の線分の方の N o d e N o に対応している。

## 【 0 0 2 4 】

L I N E 0 1 は、配線パターン 2 1 に対応している。R 1 = [R 1] は、配線パターン 2 1 の線分の抵抗値に対応している。L 1 = [L 1] は、配線パターン 2 1 の線分のインダクタンスに対応している。C 1 = [C 1] は、配線パターン 2 1 の線分のキャパシタンスに対応している。図 3 (d) は、R L C 単体配線モデルフォーマット 2 2 の具体例 2 3 を示す図である。

## 【 0 0 2 5 】

図 4 (a) に示した R L C 平行配線モデル 3 0 は、平行配置された配線パターン 3 1 および 3 2 に対応するモデルであり、配線パターン 3 1 側の抵抗 R 1、インダクタンス L 1 およびキャパシタンス C G 1 と、配線パターン 3 2 側の抵抗 R 2、インダクタンス L 2 およびキャパシタンス C G 2 と、配線パターン 3 1 と配線パターン 3 2 との間における相互インダクタンス K M 1 2 および相互キャパシタンス C M 1 2 とからなる等価回路で表される。

## 【 0 0 2 6 】

図 4 (b) は、平行配置された配線パターン 3 1 および配線パターン 3 2 に沿って R L C 平行配線モデル 3 0<sub>1</sub>、3 0<sub>2</sub>、3 0<sub>3</sub> が連続的に存在する場合のイメージを表す図である。高周波対応シミュレーション装置においては、配線パターン 3 1 の各線分の両端に N o d e N o : 1、2、3、6、7 が付与されるとともに、配線パターン 3 2 の各線分の両端に N o d e N o : 8、9、10、13、14 が付与されている。

## 【 0 0 2 7 】

また、高周波対応シミュレーション装置では、図 4 (c) に示した R L C 平行配線モデルフォーマット 3 3 で上記 R L C 平行配線モデルを表現する。X a a a a は、コール文である。[D - e d N o d e 1] は、配線パターン 3 1 の線分の一方向の N o d e N o に対応している。[D - e d N o d e 2] は、配線パ

ターン31の線分の方のNode Noに対応している。[D-ing Node 1]は、配線パターン32の線分の方のNode Noに対応している。

[D-ing Node 2]は、配線パターン32の線分の方のNode Noに対応している。

#### 【0028】

LINE 02は、配線パターン3.1および配線パターン32に対応している。  
 $R1 = [R1]$ 、 $L1 = [L1]$ 、 $CG1 = [CG1]$ 、 $R2 = [R2]$ 、 $L2 = [L2]$ 、 $CG2 = [CG2]$ 、 $CM12 [CM12]$  および  $KM12 = [KM12]$  は、図4(a)に示した $R1$ 、 $L1$ 、 $CG1$ 、 $R2$ 、 $L2$ 、 $CG2$ 、 $CM12$  および  $KM1'2$  に対応している。図4(d)は、RLC平行配線モデルフォーマット30の具体例34を示す図である。

#### 【0029】

図5(a)に示した高周波エレメント単体配線モデル $40_1$ 、 $40_2$ は、単体の配線パターン41に対応するモデルである。これらの高周波エレメント単体配線モデル $40_1$ 、 $40_2$ は、図5(b)に示した高周波エレメント単体配線モデルフォーマット42のように、高周波エレメント単体配線モデルの宣言文W a a aと、[node 1]、[node 2]と、電気的な定数を記述した高周波エレメントファクタ名とエレメントの長さLとで表現される。

#### 【0030】

上記高周波エレメントファクタ名には、図8に示した単体配線モデル用高周波エレメントファクタファイル70の名称「P001\_100」(P001:パターンケース、100:パターン幅)が該当する。図5(c)は、高周波エレメント単体配線モデルフォーマット42の具体例43を示す図である。

#### 【0031】

以下に単体配線モデル用高周波エレメントファクタファイル70の各変数を列挙する。

- ・ N : 配線パターン数 (単体の場合は1)
- ・ L : インダクタンス
- ・ C : キャパシタンス

- ・ R : 直流抵抗値
- ・ G : コンダクタンス
- ・ R S : 表皮抵抗係数
- ・ G D : 誘電損係数

## 【 0 0 3 2 】

図 6 ( a ) に示した高周波エレメント平行配線モデル  $50_1$ 、 $50_2$  は、平行配置された配線パターン 5 1 および 5 2 に対応するモデルである。これらの高周波エレメント平行配線モデル  $50_1$ 、 $50_2$  は、図 6 ( b ) に示した高周波エレメント平行配線モデルフォーマット 5 3 のように、高周波エレメント平行配線モデルの宣言文 `W a a a a` と、配線パターン 5 1 に対応する `[ d - e d - n o d e 1 ]`、配線パターン 5 2 に対応する `[ d - i n g - n o d e 1 ]` と、配線パターン 5 1 に対応する `[ d - e d - n o d e 2 ]`、配線パターン 5 2 に対応する `[ d - i n g - n o d e 2 ]` と、電気的な定数を記述した高周波エレメントファクタ名とエレメントの長さ  $L$  とで表現される。

## 【 0 0 3 3 】

上記高周波エレメントファクタ名には、図 9 に示した平行配線モデル用高周波エレメントファクタファイル 8 0 の名称「`N 0 0 1 _ 2 5 4 _ 1 . 4 1 4`」 (`N 0 0 1` : ノイズケース、`2 5 4` : パターンピッチ、斜め補正係数 : `1 . 4 1 4`) が該当する。図 6 ( c ) は、高周波エレメント平行配線モデルフォーマット 5 3 の具体例 5 4 を示す図である。

## 【 0 0 3 4 】

以下に平行配線モデル用高周波エレメントファクタファイル 8 0 の各変数を列挙する。

- ・ N : 配線パターンの数 ( 平行の場合は 2 )
- ・ L 1 1 : 配線パターン 5 1 のインダクタンス
- ・ L 2 2 : 配線パターン 5 2 のインダクタンス
- ・ L 1 2 : 配線パターン 5 1 と配線パターン 5 2 との相互インダクタンス
- ・ C 1 1 : 配線パターン 5 1 のキャパシタンス
- ・ C 2 2 : 配線パターン 5 2 のキャパシタンス

- ・ C 1 2 : 配線パターン 5 1 と配線パターン 5 2 との相互キャパシタンス
- ・ R 1 1 : 配線パターン 5 1 の直流抵抗値
- ・ R 2 2 : 配線パターン 5 2 の直流抵抗値
- ・ R 1 2 : 0 (固定)
- ・ G 1 1 : 配線パターン 5 1 のコンダクタンス
- ・ G 2 2 : 配線パターン 5 2 のコンダクタンス
- ・ G 1 2 : 配線パターン 5 1 と配線パターン 5 2 の相互コンダクタンス
- ・ R S 1 1 : 配線パターン 5 1 の表皮抵抗係数
- ・ R S 2 2 : 配線パターン 5 2 の表皮抵抗係数
- ・ R S 1 2 : 0 (固定)
- ・ G D 1 1 : 配線パターン 5 1 の誘電損係数
- ・ G D 2 2 : 配線パターン 5 2 の誘電損係数
- ・ G D 1 2 : 配線パターン 5 1 と配線パターン 5 2 の相互誘電損係数

【 0 0 3 5 】

図 7 ( a ) および ( b ) は、前述した微小高周波エレメントを説明する図である。図 7 ( a ) には、平行配置された配線パターン 6 0 および 6 1 が図示されている。これらの配線パターン 6 0 および 6 1 をモデル化した場合、配線モデル B W 1 ~ B W 1 5 が作成される。ここで、配線パターンの仕様が変化する部分（曲がり部分）は、予想外に配線長が短い、すなわち、高周波エレメントディレイ（図 7 ( b ) 参照）が小さい微小高周波エレメント B W 2 、 B W 4 、 B W 6 、 B W 8 、 B W 1 0 、 B W 1 2 および B W 1 4 にモデル化される。

【 0 0 3 6 】

ここで、図 7 ( b ) に示したように、上記高周波エレメントディレイが小さい程、解析時間が二次関数的に長くなる傾向にある。従って、解析においては、微小高周波エレメントの数が多くなる程、全体の解析時間が長くなるのである。一実施の形態は、後述する手法により微小高周波エレメントを計算上少なくし、全体の解析時間を短縮化する点に特徴がある。

【 0 0 3 7 】

図 1 0 は、一実施の形態の動作原理を説明する図である。この図において、 R



LCモデルのファクタ90を用いて解析した場合には、高周波に未対応であるため、高周波に適用すると、解析精度が低いという問題がある。また、高周波エレメントモデルに対応するファクタ91、92および93を用いて解析した場合には、高周波に対応しているため、解析精度が高くなるという利点がある一方、前述した微小高周波エレメントの影響により解析時間が非常に長くなり、実用的ではないという重大な問題がある。

## 【0038】

そこで、一実施の形態では、RLCモデルのファクタ94と、高周波エレメントのファクタ95および96とを混在させ、解析精度を維持しつつ、解析時間の短縮化を図っているのである。

## 【0039】

つぎに、上述した一実施の形態の動作について、図11に示したフローチャートを参照しつつ説明する。同図に示したステップSA1では、入力部1より、設計すべき回路の配線データ、パラメータ、各種コマンド等が入力される。ステップSA2では、制御部2は、配線モデルを全て高周波エレメントモデルとした解析を実行するか否かを判断する。この判断結果が「Yes」である場合、ステップSA3では、配線モデル作成部4は、配線パターンを全て高周波エレメントモデル化するという高周波エレメントモデル化処理を実行する。

## 【0040】

従って、この高周波エレメントモデル化処理においては、図7(a)に示したような微小高周波エレメントのモデルが多数生成される。ステップSA4では、高周波エレメントモデル解析部5は、上記高周波エレメントモデルを用いて解析処理（図10に示した高周波エレメントモデルに対応）を行う。この解析処理においては、微小高周波エレメントの影響により解析時間が長時間化する。

## 【0041】

一方、ステップSA2の判断結果が「No」である場合、ステップSA5では、制御部2は、図2に示した配線パターン12、配線パターン15に対応する高周波エレメントについて、総抵抗値[ $L_{netR}$ ]が、予め設定されたしきい値[ $L_{netR-mg}$ ]未満であるか否かを判断する。この総抵抗値[ $L_{netR}$

】は、高周波エレメントの直流抵抗値と表皮抵抗値との和である。

【0042】

この総抵抗値 [LnetR] は、つぎの式から求められる。

総抵抗値 [LnetR] =  $\Sigma$  [LnetR-高周波エレメント]

【0043】

[LnetR-高周波エレメント] は、前述した高周波エレメント単体配線モデル（図5（a）参照）の場合と、高周波エレメント平行配線モデル（図6（a）参照）の場合とについて以下のようにそれぞれ求められる。

【0044】

<高周波エレメント単体配線モデルの場合>

・配線パターン12、配線パターン15のそれぞれについて求める。

[LnetR-高周波エレメント] =  $\Sigma$  ( ([R+RS $\times\sqrt{fs}$ ])  $\times$  [L高周波エレメント])  $\times adj\_LnetR$ )

ただし

R：各高周波エレメントの直流抵抗値

RS：各高周波エレメントの表皮抵抗係数

[L高周波エレメント]：各高周波エレメントの長さ

fs：表皮抵抗計算に使用する周波数

adj\_LnetR：抵抗補正係数

・高周波エレメントディレイ [tpd]（図7（b）参照）をつぎの式から求める。

[tpd] = ( $\sqrt{L \times C}$ )  $\times$  [L高周波エレメント]

【0045】

<高周波エレメント平行配線モデルの場合（その1）>

・配線パターン12、配線パターン15において配線パターン12に着目した場合について求める。

[LnetR-高周波エレメント] =  $\Sigma$  ( ([R11+RS11 $\times\sqrt{fs}$ ])  $\times$  [L高周波エレメント])  $\times adj\_LnetR$ )

ただし

R11：配線パターン12に対応する各高周波エレメントの直流抵抗値

RS11：配線パターン12に対応する各高周波エレメントの表皮抵抗係数

[L高周波エレメント]：各高周波エレメントの長さ

fs：表皮抵抗計算に使用する周波数

adj\_LnetR：抵抗補正係数

- ・高周波エレメントディレイ [tpd] (図7(b) 参照) をつぎの式から求める。

$$[tpd] = (\sqrt{(L11 \times L12) \times (C11 \times C12)}) \times [L高周波エレメント]$$

【0046】

＜高周波エレメント平行配線モデルの場合（その2）＞

- ・配線パターン12、配線パターン15において配線パターン15に着目した場合について求める。

$$[LnetR - 高周波エレメント] = \Sigma (([R22 + RS22 \times \sqrt{(fs)}] \times [L高周波エレメント]) \times adj\_LnetR)$$

ただし

R22：配線パターン15に対応する各高周波エレメントの直流抵抗値

RS22：配線パターン15に対応する各高周波エレメントの表皮抵抗係数

[L高周波エレメント]：各高周波エレメントの長さ

fs：表皮抵抗計算に使用する周波数

adj\_LnetR：抵抗補正係数

- ・高周波エレメントディレイ [tpd] (図7(b) 参照) をつぎの式から求める。

$$[tpd] = (\sqrt{(L22 \times L12) \times (C12 \times C12)}) \times [L高周波エレメント]$$

【0047】

ここで、総抵抗値 [LnetR] がしきい値 [LnetR-mg] 未満である場合、すなわち、高周波対応が不要である場合、制御部2は、図11に示したステップSA5の判断結果を「Yes」とする。ステップSA12では、配線モデ

ル作成部4は、配線パターンを全てRLCモデル化するというRLCモデル化処理を実行する。この場合、 $f_s$ （表皮抵抗計算に使用する周波数）に対応する表皮抵抗がRLCモデルの直流抵抗に上乗せされる。ここで、上乗せする表皮抵抗の値は、入力部1を用いた設定により変更可能とされている。ステップSA13では、RLCモデル解析部6は、上記RLCモデルを用いて解析処理（図10に示したRLCモデルに対応）を行う。

【0048】

一方、ステップSA5の判断結果が「No」である場合、すなわち、高周波対応が必要であって解析時間の短縮化を図る場合、ステップSA6では、制御部2は、ソート処理を実行する。すなわち、図12に示した高周波エレメントモデル一覧100において、高周波エレメントディレイ $t_{pd}$ が最小のものから順にソートをかける。この高周波エレメントモデル一覧100において、 $d-e d$ （抵抗値）は、配線パターン12（または配線パターン15）に対応しており、 $d-i n g$ は、配線パターン15（または配線パターン12）に対応している。

【0049】

ステップSA7では、制御部2は、抵抗値積算処理を実行する。具体的には、制御部2は、図12に示した $d-e d$ （抵抗値：直流抵抗値＋表皮抵抗値）、 $d-i n g$ （抵抗値：直流抵抗値＋表皮抵抗値）のそれぞれをソート順に順次積算し、積算する都度、それぞれの抵抗値積算結果 $[\Sigma L n e t R]$ としきい値 $[L n e t R-m g]$ とを比較する。このしきい値 $[L n e t R-m g]$ は、入力部1を用いた設定により、可変可能とされている。この比較において、制御部2は、いずれかの抵抗値積算結果 $[\Sigma L n e t R]$ がしきい値 $[L n e t R-m g]$ に達する直前まで、抵抗値積算処理を実行する。

【0050】

この抵抗値積算結果 $[\Sigma L n e t R]$ は、つぎの式から求められる。

抵抗値積算結果 $[\Sigma L n e t R] = \Sigma [\Sigma L n e t R - \text{高周波エレメント}]$

【0051】

$[\Sigma L n e t R - \text{高周波エレメント}]$ は、前述した高周波エレメント単体配線モデル（図5（a）参照）の場合と、高周波エレメント平行配線モデル（図6（a

）参照）の場合とについて以下のようにそれぞれ求められる。

【 0 0 5 2 】

＜高周波エレメント単体配線モデルの場合＞

・配線パターン 1 2、配線パターン 1 5 のそれぞれについて求める。

$$[\Sigma L n e t R - \text{高周波エレメント}] = \Sigma ( ([R + R S \times \sqrt{(f s)}] \times [L \text{高周波エレメント}]) \times a d j \_ L n e t R)$$

ただし

R：各高周波エレメントの直流抵抗値

R S：各高周波エレメントの表皮抵抗係数

[L 高周波エレメント]：各高周波エレメントの長さ

f s：表皮抵抗計算に使用する周波数

a d j \\_ L n e t R：抵抗補正係数

【 0 0 5 3 】

＜高周波エレメント平行配線モデルの場合（その 1）＞

・配線パターン 1 2、配線パターン 1 5 において配線パターン 1 2 に着目した場合について求める。

$$[\Sigma L n e t R - \text{高周波エレメント}] = \Sigma ( ([R 1 1 + R S 1 1 \times \sqrt{(f s)}] \times [L \text{高周波エレメント}]) \times a d j \_ L n e t R)$$

ただし

R 1 1：配線パターン 1 2 に対応する各高周波エレメントの直流抵抗値

R S 1 1：配線パターン 1 2 に対応する各高周波エレメントの表皮抵抗係数

[L 高周波エレメント]：各高周波エレメントの長さ

f s：表皮抵抗計算に使用する周波数

a d j \\_ L n e t R：抵抗補正係数

【 0 0 5 4 】

＜高周波エレメント平行配線モデルの場合（その 2）＞

・配線パターン 1 2、配線パターン 1 5 において配線パターン 1 5 に着目した場合について求める。

$$[L n e t R - \text{高周波エレメント}] = \Sigma ( ([R 2 2 + R S 2 2 \times \sqrt{(f s)}])$$

$\times [L \text{ 高周波エレメント}]) \times \text{adj\_Ln et R}$

ただし

R 2 2 : 配線パターン 1 5 に対応する各高周波エレメントの直流抵抗値

R S 2 2 : 配線パターン 1 5 に対応する各高周波エレメントの表皮抵抗係数

[L 高周波エレメント] : 各高周波エレメントの長さ

f s : 表皮抵抗計算に使用する周波数

adj \_Ln et R : 抵抗補正係数

【 0 0 5 5 】

そして、ステップ S A 7 の抵抗値積算処理が終了すると、制御部 2 は、ステップ S A 8 の処理を実行する。この場合、図 1 2 に示したように、d - e d 側 (d - i n g 側) で、W 2 (1 Ω) (W 3 0 (1. 2 Ω)) の部分 1 0 1 (部分 1 0 2) が限界に達したものとする。

【 0 0 5 6 】

ステップ S A 8 では、制御部 2 は、R L C モデルの変換対象を選定する処理を実行する。具体的には、制御部 2 は、図 1 2 に示したように、限界に達していない高周波エレメント (同図では、部分 1 0 1 および 1 0 2 より上に位置する高周波エレメント) を R L C モデル変換対象とする。これ以外の高周波エレメントは、高周波エレメントモデル変換対象とされる。

【 0 0 5 7 】

すなわち、ステップ S A 8 は、解析時間の長時間化に影響が大きい高周波エレメントディレイ t p d が小さいものを、R L C モデルとすることにより、解析時間の短縮化を図るための処理である。また、限界を設定している理由は、解析結果の精度の低下を防止するためである。

【 0 0 5 8 】

ステップ S A 9 では、配線モデル作成部 4 は、R L C モデル変換対象とされた高周波エレメントを R L C モデル化するとともに、高周波エレメントモデル変換対象とされた高周波エレメントを高周波エレメントモデル化 (R L C モデル + 高周波エレメントモデル : 図 1 0 参照) するという混在モデル化処理を実行する。この場合、f s (表皮抵抗計算に使用する周波数) に対応する表皮抵抗が R L C

モデルの直流抵抗に上乗せされる。ここで、上乗せする表皮抵抗の値は、入力部 1 を用いた設定により変更可能とされている。

## 【 0 0 5 9 】

ステップ S A 1 0 では、混在モデル解析処理が実行される。具体的には、R L C モデル解析部 6 は、混在モデルのうち、R L C モデルに基づいて解析処理を実行する。一方、高周波エレメントモデル解析部 5 は、混在モデルのうち、高周波エレメントモデルに基づいて解析処理を実行する。ステップ S A 1 1 では、制御部 2 は、混在モデルの解析結果を表示部 7 に表示させる。ここで、本願発明者は、高周波エレメントモデルのみに基づく解析処理の解析時間＝約 3 0 0 0 h に対して、混在モデルに基づく解析処理の解析時間が、約 1 1 h という具合に大幅に短縮化されることを確認している。

## 【 0 0 6 0 】

なお、一実施の形態では、変形例 1 として、図 1 3 に示したように、3 枚の基板 1 1 1<sub>1</sub> ～ 1 1 1<sub>3</sub> からなる基板 1 1 0 に対しても適用可能である。基板 1 1 1<sub>2</sub> には、ドライバ 1 1 2 D が設けられており、基板 1 1 1<sub>3</sub> には、レシーバ 1 1 2 R が設けられている。配線パターン 1 1 3 は、基板 1 1 1<sub>1</sub> ～ 1 1 1<sub>3</sub> に亘って配設されている。

## 【 0 0 6 1 】

以上説明したように、一実施の形態によれば、総抵抗値 [L n e t R] が、予め設定されたしきい値 [L n e t R - m g] 以上が第 1 のしきい値以上である場合、解析時間の長時間化の要因となる高周波エレメントディレイが小さいものを R L C モデルとし、これ以外のものを高周波エレメントモデルとした混在モデルに基づいて、解析を実行するようにしたので、高周波対応の解析時間を短縮することができる。

## 【 0 0 6 2 】

また、一実施の形態によれば、総抵抗値 [L n e t R] が、予め設定されたしきい値 [L n e t R - m g] 未満である場合、すべてのエレメントを R L C モデルとして解析を実行するようにしたので、高周波対応にする必要がない場合にも対応できるため、汎用性を高めることができる。

## 【 0 0 6 3 】

また、一実施の形態によれば、R L Cモデルにおける直流抵抗値に、表皮抵抗値を上乗せするようにしたので、高周波未対応のエレメントに対応する解析誤差を小さくすることができ、解析精度を向上させることができる。

## 【 0 0 6 4 】

以上本発明にかかる一実施の形態について図面を参照して詳述してきたが、具体的な構成例はこの一実施の形態に限られるものではなく、本発明の要旨を逸脱しない範囲の設計変更等があっても本発明に含まれる。たとえば、前述した一実施の形態においては、変形例 2 として、図 1 に示した高周波対応シミュレーション装置の機能を実現するための高周波対応シミュレーションプログラムを図 1 4 に示したコンピュータ読み取り可能な記録媒体 3 0 0 に記録して、この記録媒体 3 0 0 に記録された高周波対応シミュレーションプログラムを同図に示したコンピュータ 2 0 0 に読み込ませ、実行することにより高周波対応シミュレーション装置の機能を実現するようにしてもよい。

## 【 0 0 6 5 】

図 1 4 に示したコンピュータ 2 0 0 は、上記高周波対応シミュレーションプログラムを実行する C P U 2 0 1 と、キーボード、マウス等の入力装置 2 0 2 と、各種データを記憶する R O M (Read Only Memory) 2 0 3 と、演算パラメータ等を記憶する R A M (Random Access Memory) 2 0 4 と、記録媒体 3 0 0 から高周波対応シミュレーションプログラムを読み取る読取装置 2 0 5 と、ディスプレイ、プリンタ等の出力装置 2 0 6 と、装置各部を接続するバス B U とから構成されている。

## 【 0 0 6 6 】

C P U 2 0 1 は、読取装置 2 0 5 を経由して記録媒体 3 0 0 に記録されている高周波対応シミュレーションプログラムを読み込んだ後、高周波対応シミュレーションプログラムを実行することにより、前述した高周波対応シミュレーション装置の機能を実現する。なお、記録媒体 3 0 0 には、光ディスク、フロッピーディスク、ハードディスク等の可搬型の記録媒体が含まれることはもとより、ネットワークのようにデータを一時的に記録保持するような伝送媒体も含まれる。



【 0 0 6 7 】

(付記 1) 回路の設計情報に基づいて、配線パターンに対応する複数のエレメントを設定するエレメント設定手段と、

前記複数のエレメントに関するそれぞれの直流抵抗値と表皮抵抗値との和である抵抗値の総和を総抵抗値として算出する抵抗値算出手段と、

前記総抵抗値が第 1 のしきい値未満であるか否かを判断する第 1 の判断手段と

、  
前記第 1 の判断手段の判断結果に基づいて、前記総抵抗値が前記第 1 のしきい値以上である場合、それぞれのエレメントに対応する抵抗値に対して、高周波エレメントディレイをキーとしてソートをかけるソート手段と、

前記高周波エレメントディレイが小さい順に前記抵抗値を積算し、積算する毎に積算結果が第 2 のしきい値の直前に達しているか否かを判断する第 2 の判断手段と、

前記第 2 の判断手段に基づいて、前記積算結果が前記第 2 のしきい値の直前に達している場合、積算された抵抗値に対応するエレメントを R L C モデルとするとともに、該エレメント以外のものを高周波エレメントモデルとして解析を実行する解析手段と、

を備えたことを特徴とする高周波対応シミュレーション装置。

(付記 2) 前記解析手段は、前記総抵抗値が前記第 1 のしきい値未満である場合、すべてのエレメントを R L C モデルとして解析を実行することを特徴とする付記 1 に記載の高周波対応シミュレーション装置。

(付記 3) 前記解析手段は、R L C モデルにおける直流抵抗値に、表皮抵抗値を上乗せすることを特徴とする付記 1 または 2 に記載の高周波対応シミュレーション装置。

(付記 4) 前記第 2 のしきい値を設定変更する設定変更手段を備えたことを特徴とする付記 1 ～ 3 のいずれか一つに記載の高周波対応シミュレーション装置。

(付記 5) 前記設定変更手段は、前記直流抵抗値に上乗せする表皮抵抗値も設定変更することを特徴とする付記 4 に記載の高周波対応シミュレーション装

置。

(付記 6) 前記回路は、複数の基板から構成されることを特徴とする付記 1 ～ 5 のいずれか一つに記載の高周波対応シミュレーション装置。

(付記 7) 回路の設計情報に基づいて、配線パターンに対応する複数のエレメントを設定するエレメント設定工程と、

前記複数のエレメントに関するそれぞれの直流抵抗値と表皮抵抗値との和である抵抗値の総和を総抵抗値として算出する抵抗値算出工程と、

前記総抵抗値が第 1 のしきい値未満であるか否かを判断する第 1 の判断工程と、

前記第 1 の判断工程の判断結果に基づいて、前記総抵抗値が前記第 1 のしきい値以上である場合、それぞれのエレメントに対応する抵抗値に対して、高周波エレメントディレイをキーとしてソートをかけるソート工程と、

前記高周波エレメントディレイが小さい順に前記抵抗値を積算し、積算する毎に積算結果が第 2 のしきい値の直前に達しているか否かを判断する第 2 の判断工程と、

前記第 2 の判断工程の判断結果に基づいて、前記積算結果が前記第 2 のしきい値の直前に達している場合、積算された抵抗値に対応するエレメントを RLC モデルとするとともに、該エレメント以外のものを高周波エレメントモデルとして解析を実行する解析工程と、

を含むことを特徴とする高周波対応シミュレーション方法。

(付記 8) 回路の設計情報に基づいて、配線パターンに対応する複数のエレメントを設定させるエレメント設定工程と、

前記複数のエレメントに関するそれぞれの直流抵抗値と表皮抵抗値との和である抵抗値の総和を総抵抗値として算出させる抵抗値算出工程と、

前記総抵抗値が第 1 のしきい値未満であるか否かを判断させる第 1 の判断工程と、

前記第 1 の判断工程の判断結果に基づいて、前記総抵抗値が前記第 1 のしきい値以上である場合、それぞれのエレメントに対応する抵抗値に対して、高周波エレメントディレイをキーとしてソートをかけさせるソート工程と、

前記高周波エレメントディレイが小さい順に前記抵抗値を積算し、積算する毎に積算結果が第 2 のしきい値の直前に達しているか否かを判断させる第 2 の判断工程と、

前記第 2 の判断工程の判断結果に基づいて、前記積算結果が前記第 2 のしきい値の直前に達している場合、積算された抵抗値に対応するエレメントを R L C モデルとさせるとともに、該エレメント以外のものを高周波エレメントモデルとして解析を実行させる解析工程と、

をコンピュータに実行させるための高周波対応シミュレーションプログラムを記録したコンピュータ読み取り可能な記録媒体。

【 0 0 6 8 】

【発明の効果】

以上説明したように、本発明によれば、複数のエレメントに対応する総抵抗値が第 1 のしきい値以上である場合、解析時間の長時間化の要因となる高周波エレメントディレイが小さいものを R L C モデルとし、これ以外のものを高周波エレメントモデルとした混在モデルに基づいて、解析を実行するようにしたので、高周波対応の解析時間を短縮することができるという効果を奏する。

【 0 0 6 9 】

また、本発明によれば、総抵抗値が第 1 のしきい値未満である場合、すべてのエレメントを R L C モデルとして解析を実行するようにしたので、高周波対応に必要がない場合にも対応できるため、汎用性を高めることができるという効果を奏する。

【 0 0 7 0 】

また、本発明によれば、R L C モデルにおける直流抵抗値に、表皮抵抗値を上乗せするようにしたので、高周波未対応のエレメントに対応する解析誤差を小さくすることができ、解析精度を向上させることができるという効果を奏する。

【図面の簡単な説明】

【図 1】

本発明にかかる一実施の形態の構成を示すブロック図である。

【図 2】

同一実施の形態における配線パターン 1 0 の一例を示す図である。

【図 3】

同一実施の形態における R L C 単体配線モデルを説明する図である。

【図 4】

同一実施の形態における R L C 平行配線モデルを説明する図である。

【図 5】

同一実施の形態における高周波エレメント単体配線モデルを説明する図である。

【図 6】

同一実施の形態における高周波エレメント平行配線モデルを説明する図である。

【図 7】

同一実施の形態における微小高周波エレメントを説明する図である。

【図 8】

同一実施の形態における単体配線モデル用高周波エレメントファクタファイルのフォーマットを示す図である。

【図 9】

同一実施の形態における平行配線モデル用高周波エレメントファクタファイルのフォーマットを示す図である。

【図 1 0】

同一実施の形態の動作原理を説明する図である。

【図 1 1】

同一実施の形態の動作を説明するフローチャートである。

【図 1 2】

同一実施の形態の動作を説明する図である。

【図 1 3】

同一実施の形態の変形例 1 を示す図である。

【図 1 4】

同一実施の形態の変形例 2 を示すブロック図である。

【図 1 5】

従来の表皮効果における問題点を説明する図である。

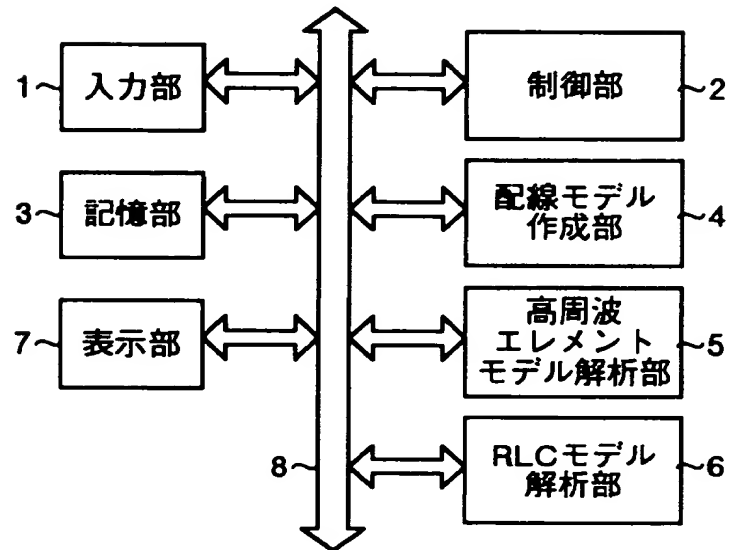
【符号の説明】

- 1 入力部
- 2 制御部
- 3 記憶部
- 4 配線モデル作成部
- 5 高周波エレメントモデル解析部
- 6 R L C モデル解析部
- 2 0 0 コンピュータ
- 2 0 1 C P U
- 3 0 0 記録媒体

【書類名】 図面

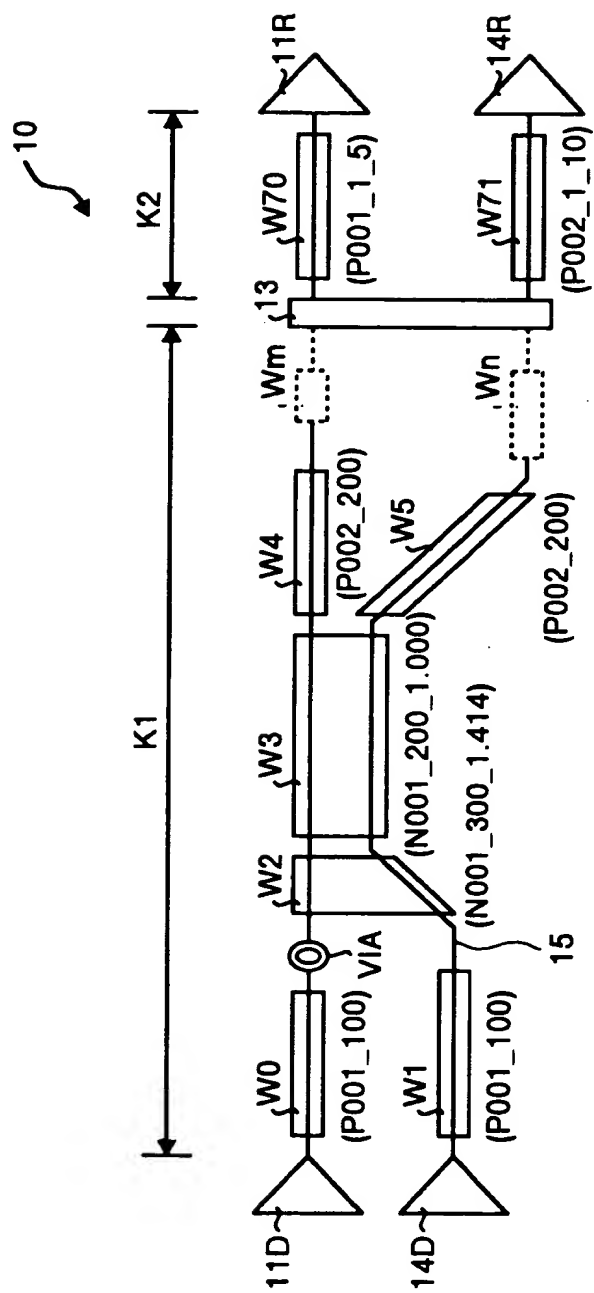
【図 1】

一実施の形態の構成を示すブロック図



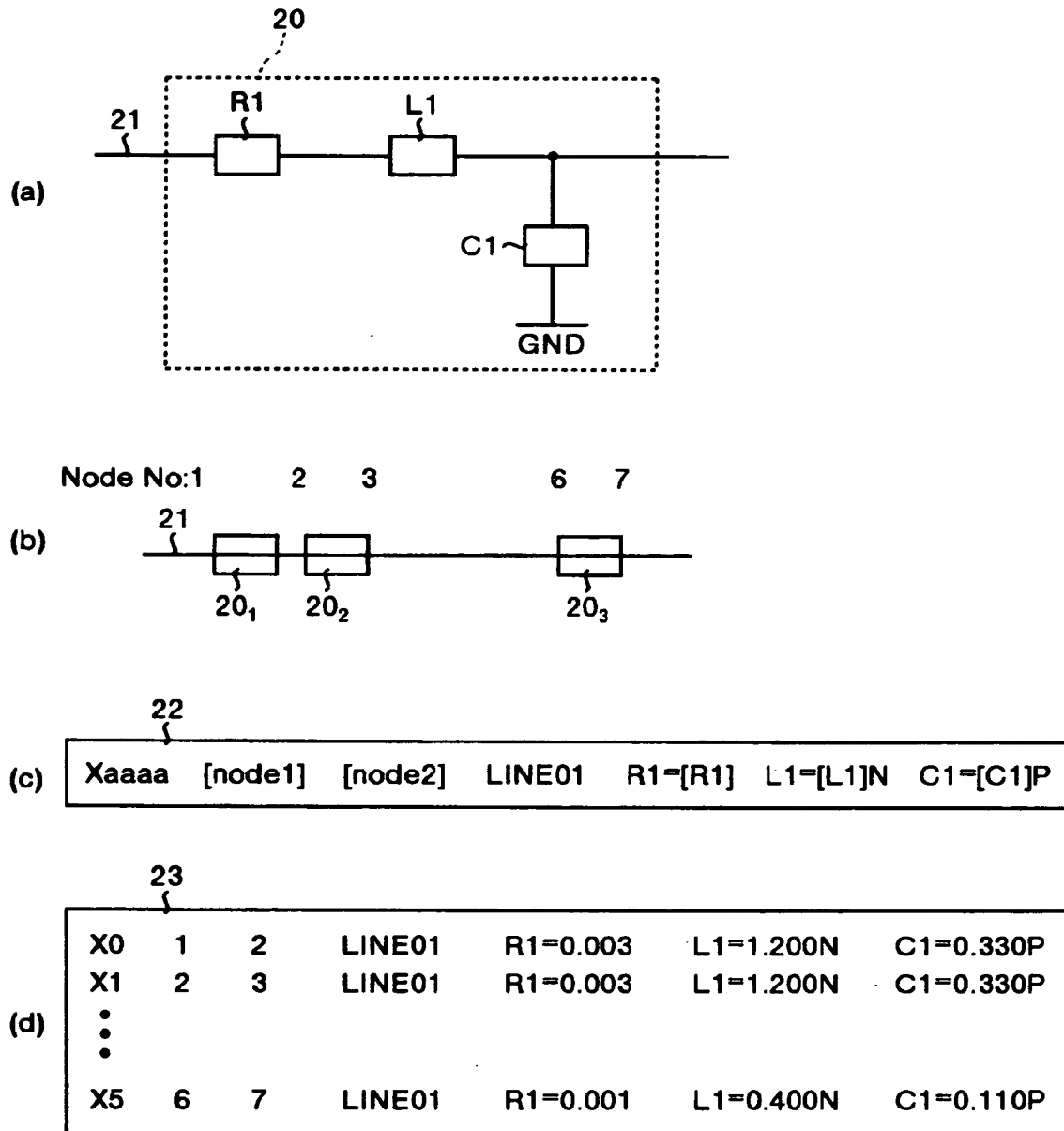
【図 2】

一実施の形態における配線パターン10の一例を示す図



【図 3】

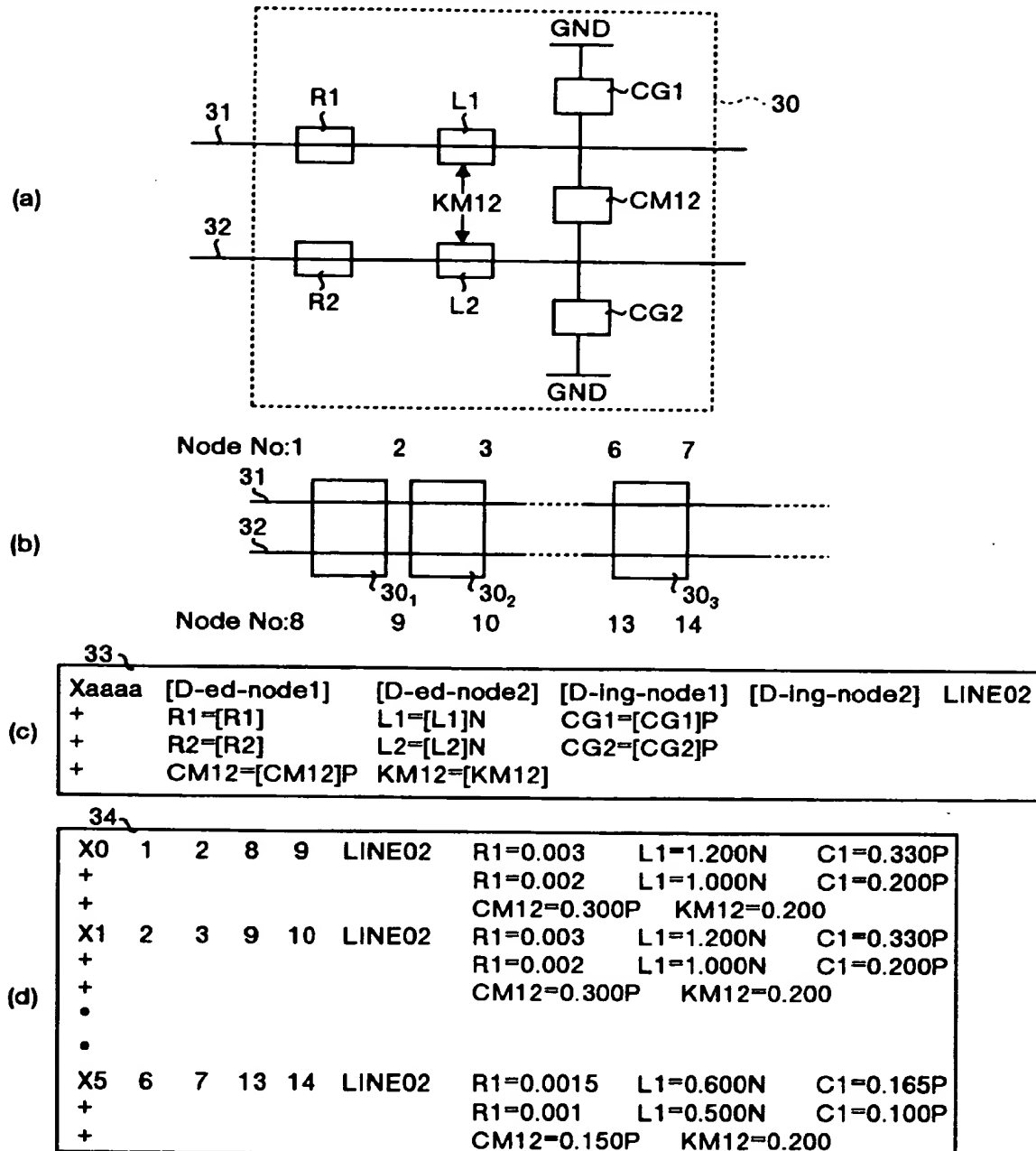
一実施の形態におけるRLC単体配線モデルを説明する図





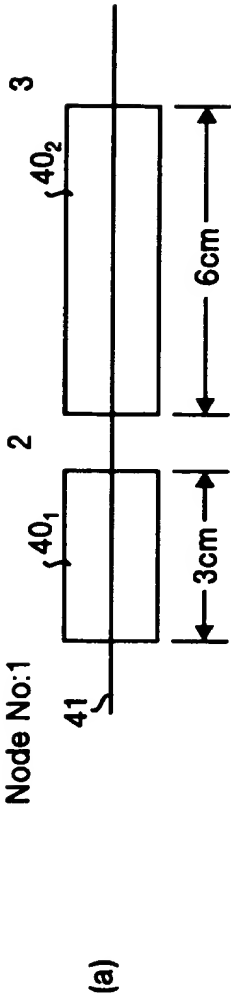
【図 4】

一実施の形態におけるRLC平行配線モデルを説明する図



【図 5】

一実施の形態における高周波エレメント単体配線モデルを説明する図



(b)

42

Waaaa	[node1]	0	[node2]	0	RLGCfile=[高周波エレメントファクタ名]	N=1	L=[length]
-------	---------	---	---------	---	--------------------------	-----	------------

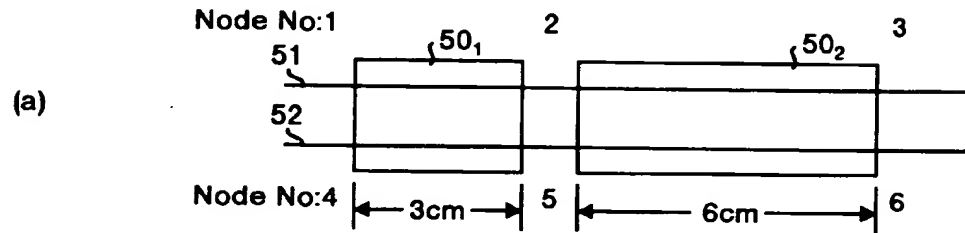
(c)

43

W001	1	0	2	0	RLGCfile=P001_100	N=1	L=0.03
W002	2	0	3	0	RLGCfile=P001_100	N=1	L=0.06

【図 6】

一実施の形態における高周波エレメント平行配線モデルを説明する図



(b)

53

Waaaa	[d-ed-node1]	[d-ing-node1]	0	[d-ed-node2]	[d-ing-node2]	0
+	RLGCfile=[高周波エレメント ファクタ名] N=2 L=[length]					

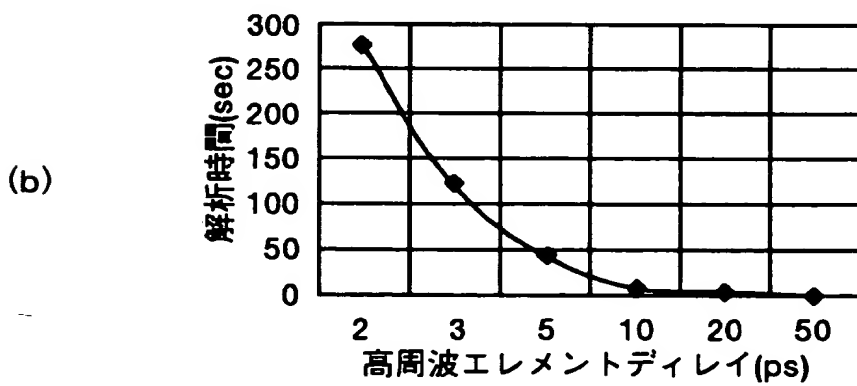
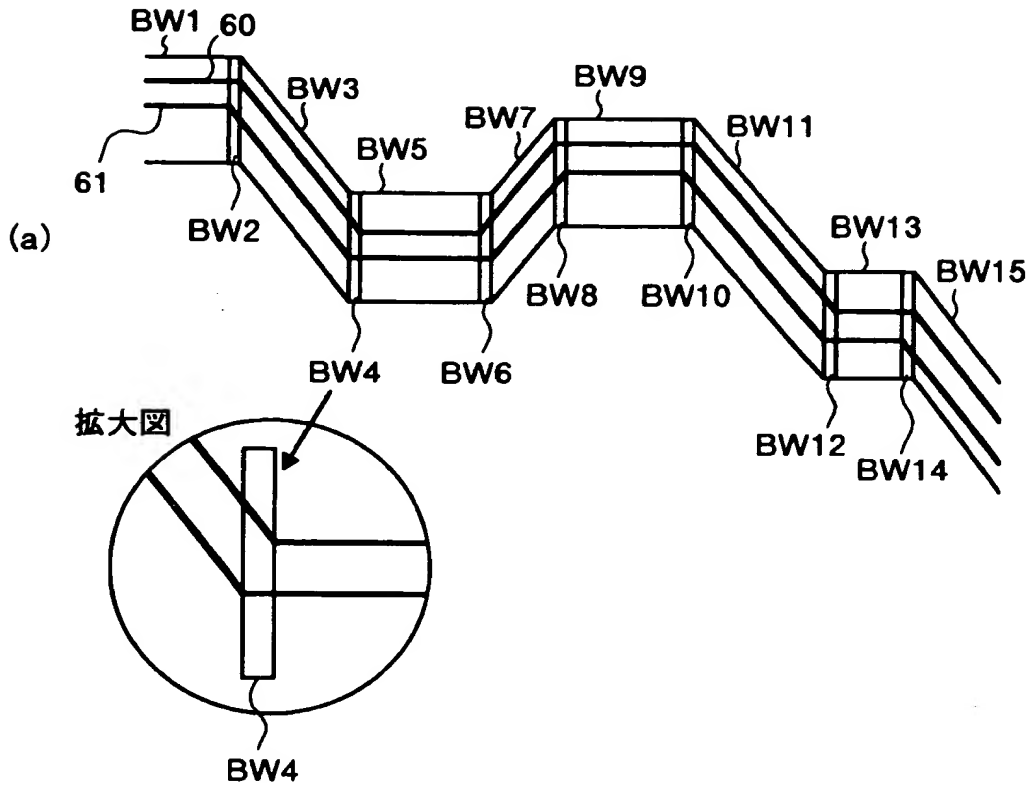
(c)

54

W001	1	4	0	2	5	0	RLGCfile=n001_254	N=2	L=0.03
W002	2	5	0	3	6	0	RLGCfile=n001_254	N=2	L=0.06

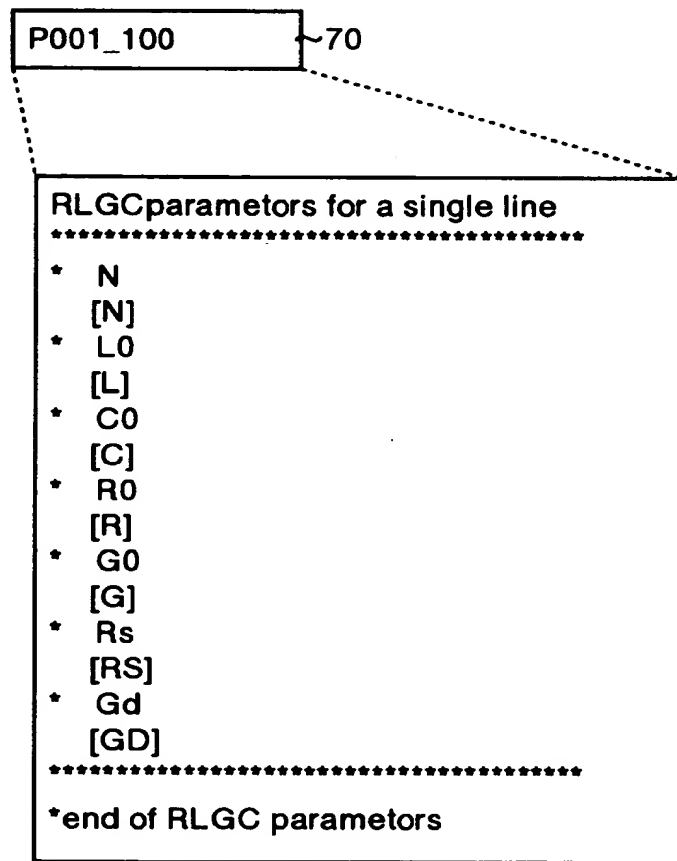
【図 7】

一実施の形態における微小高周波エレメントを説明する図



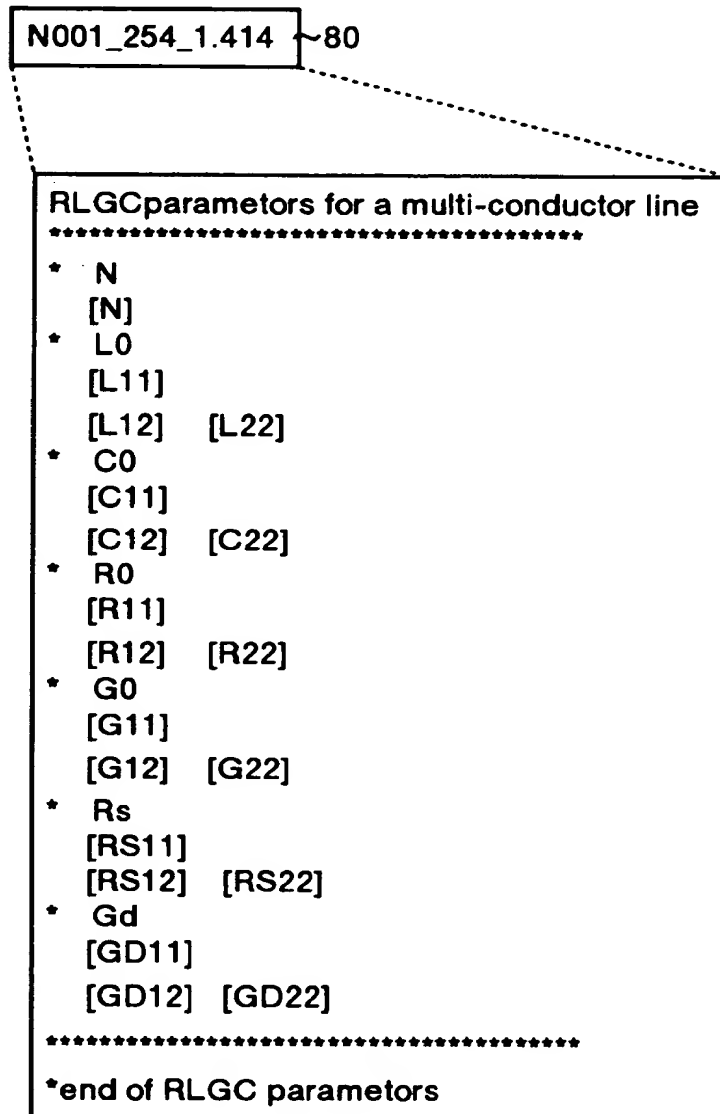
【図 8】

一実施の形態における単体配線モデル用高周波エレメント  
ファクタファイルのフォーマットを示す図



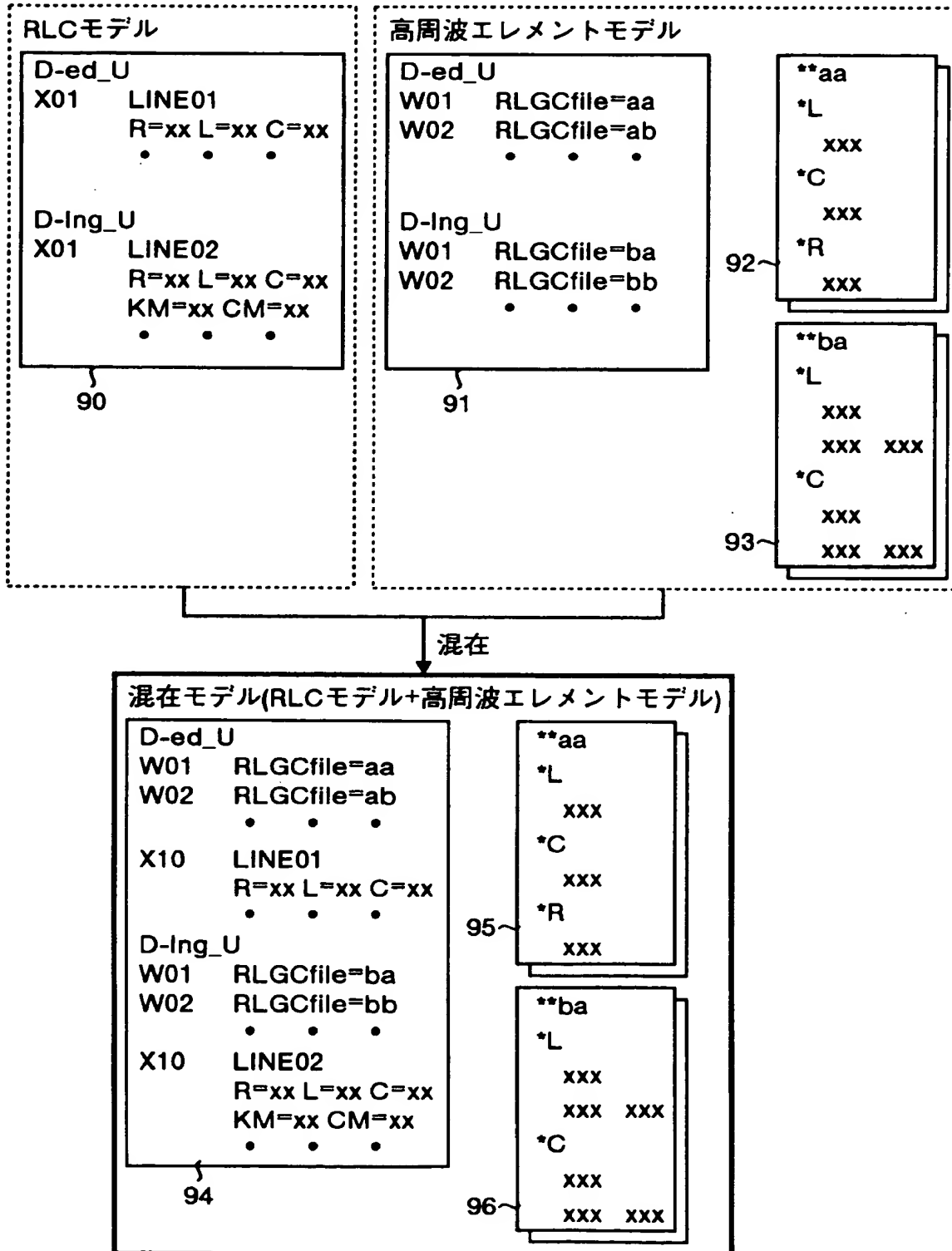
【図 9】

一実施の形態における平行配線モデル用高周波エレメント  
ファクタファイルのフォーマットを示す図



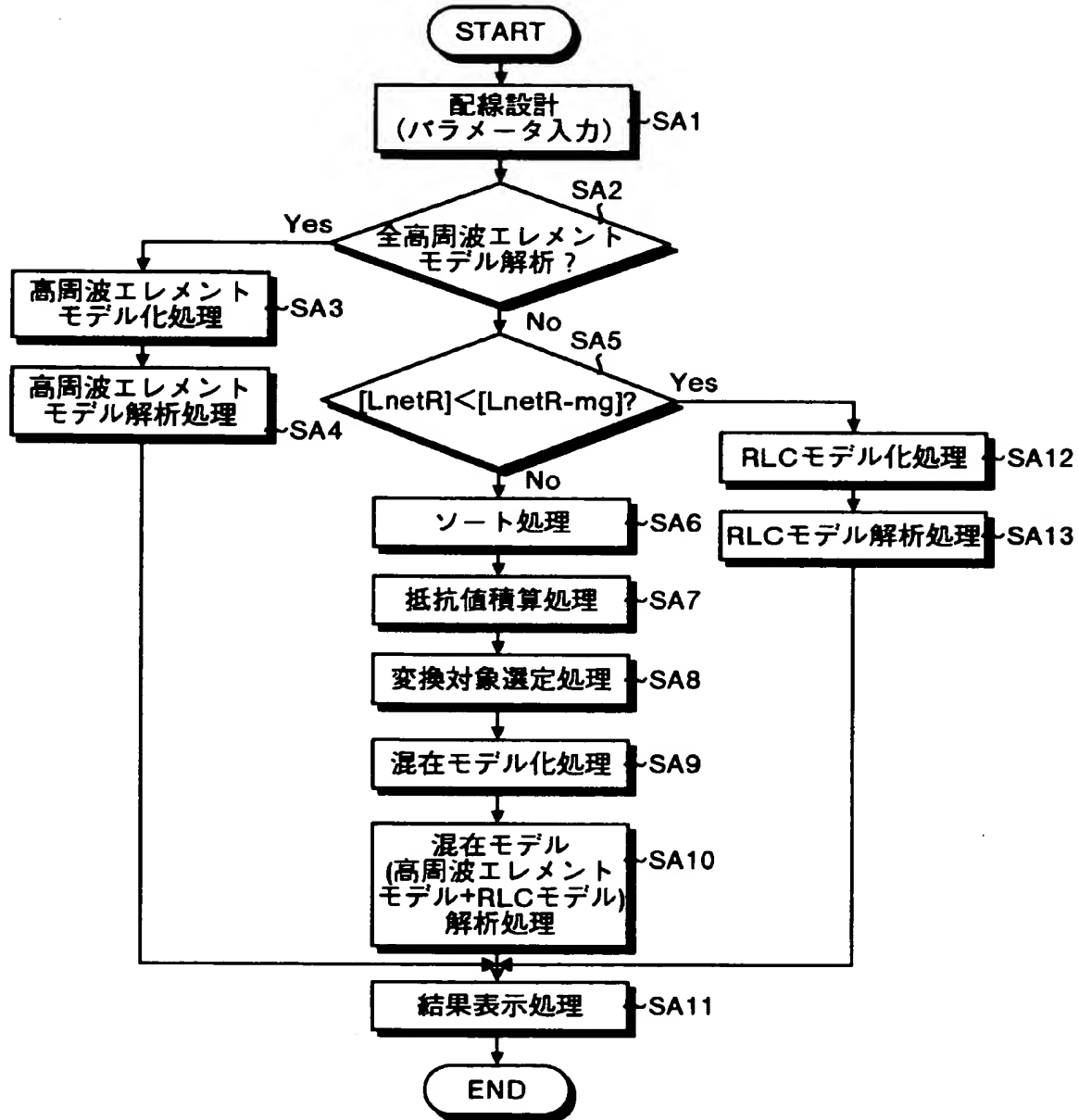
【図 1 0】

一実施の形態の動作原理を説明する図



【図 11】

一実施の形態の動作を説明するフローチャート





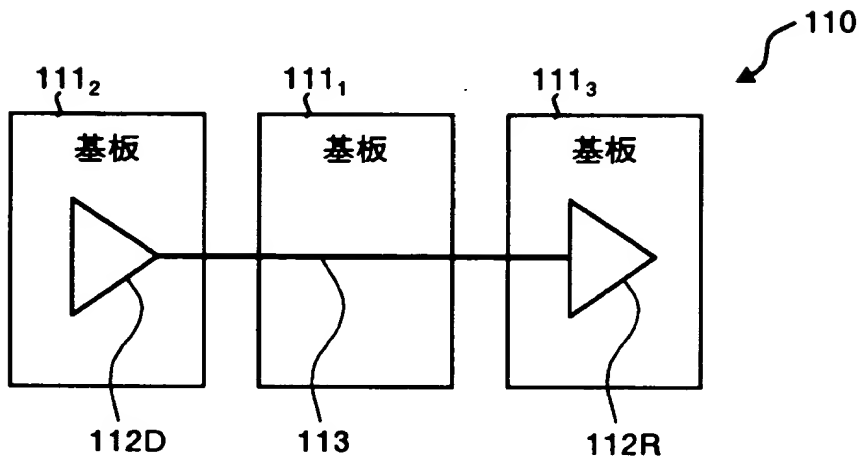
【図 1 2】

一実施の形態の動作を説明する図

d-ed(抵抗値)	d-ing(抵抗値)	高周波エレメントの種類	tpd
W70(0.2Ω)	•	高周波エレメント01	最小
W60(0.3Ω)	•	高周波エレメント02	
W50(0.4Ω)	•	高周波エレメント01	
W40(0.5Ω)	•	高周波エレメント01	
W41(0.5Ω)	•	高周波エレメント01	
•	•	•	
•	•	•	
W2(1Ω)	W42(0.6Ω)	高周波エレメント01	
(d-edのLnetR-mg限界)	W2(1.4Ω)	高周波エレメント02	
•	W30(1.2Ω)	高周波エレメント01	
•	(d-ingのLnetR-mg限界)		
W32(2Ω)	W31(1.6Ω)	高周波エレメント01	
•	W32(2Ω)	高周波エレメント02	
	•	•	大

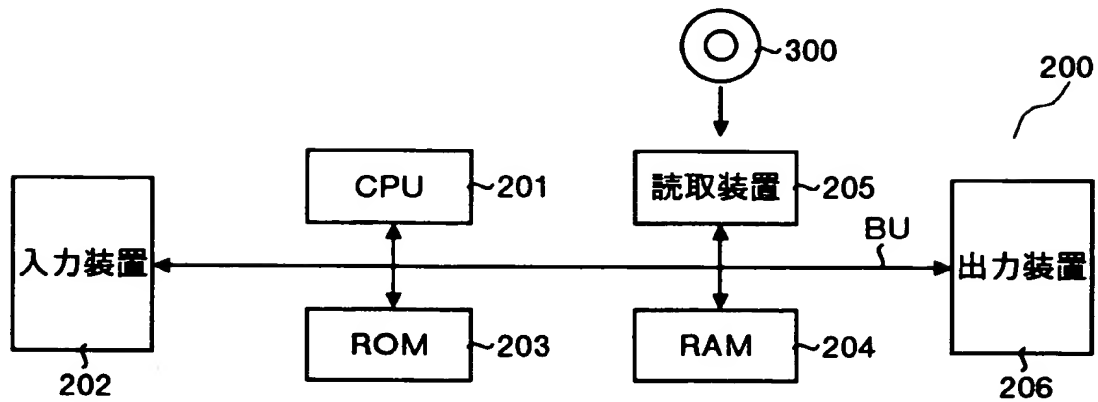
【図 1 3】

一実施の形態の変形例 1 を示す図



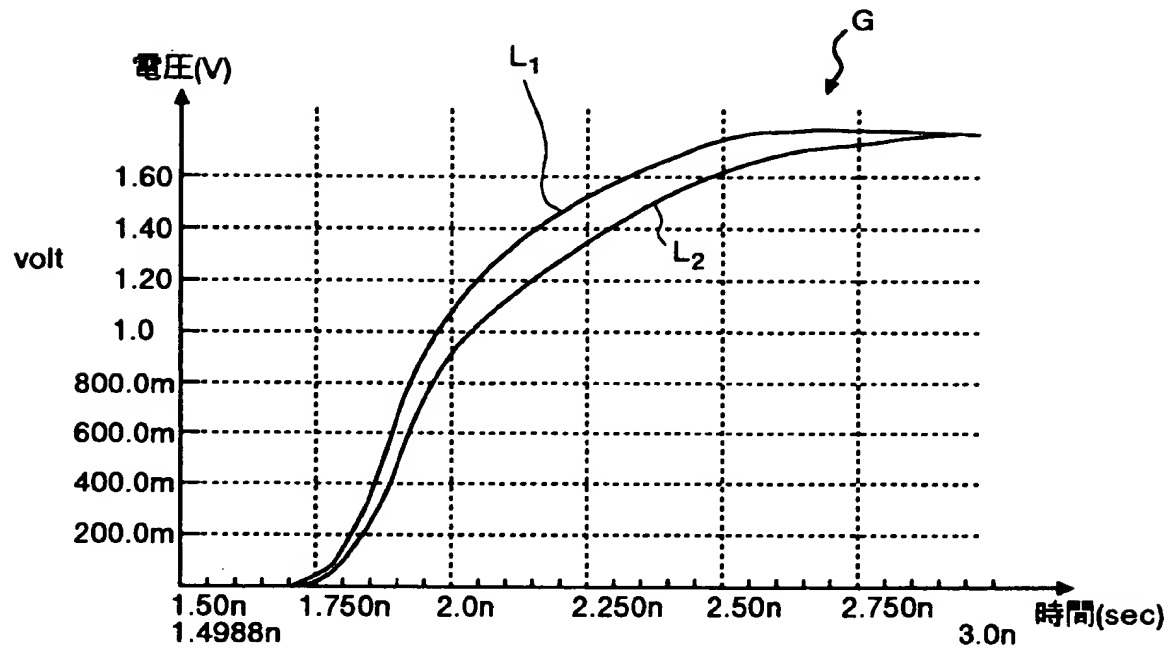
【図 1 4】

一実施の形態の変形例 2 を示すブロック図



【図 1 5】

従来の表皮効果における問題点を説明する図



【書類名】 要約書

【要約】

【課題】 高周波対応の解析時間を短縮すること。

【解決手段】 回路の設計情報に基づいて、配線パターンに対応する複数のエレメントに関するそれぞれの直流抵抗値と表皮抵抗値との和である抵抗値の総和を総抵抗値として算出し、この総抵抗値が第1のしきい値以上である場合、それぞれのエレメントに対応する抵抗値に対して、高周波エレメントディレイをキーとしてソートをかけ、さらに高周波エレメントディレイが小さい順に抵抗値を積算し、積算する毎に積算結果が第2のしきい値の直前に達しているか否かを判断する制御部2と、積算結果が第2のしきい値の直前に達している場合、積算された抵抗値に対応するエレメントをRLCモデルとするとともに、該エレメント以外のものを高周波エレメントモデルとして解析を実行するRLCモデル解析部6および高周波エレメントモデル解析部5とを備えている。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 2 2 3 ]

1. 変更年月日 1 9 9 6 年 3 月 2 6 日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名 富士通株式会社